

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

1/2292-46

Jc978 U.S. PRO  
09/915703  
07/26/01

대한민국 특허청  
KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 :  
Application Number

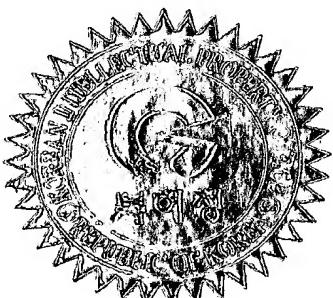
특허출원 2001년 제 25833 호  
PATENT-2001-0025833

출원년월일 :  
Date of Application

2001년 05월 11일  
MAY 11, 2001

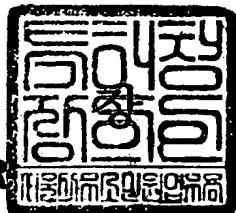
출원인 :  
Applicant(s)

주식회사 쎄라텍  
CERATECH CORPORATION



2001 년 07 월 10 일

특허청  
COMMISSIONER



【서류명】	특허출원서	
【권리구분】	특허	
【수신처】	특허청장	
【제출일자】	2001.05.11	
【발명의 명칭】	표면 실장형 칩 인덕터 제조 방법	
【발명의 영문명칭】	METHOD FOR MANUFACTURING SURFACE MOUNTED CHIP INDUCTOR	
【출원인】		
【명칭】	주식회사 쎄라텍	
【출원인코드】	1-1998-002400-5	
【대리인】		
【성명】	서장찬	
【대리인코드】	9-1998-000291-2	
【포괄위임등록번호】	1999-014017-4	
【대리인】		
【성명】	박병석	
【대리인코드】	9-1998-000232-5	
【포괄위임등록번호】	2000-046158-9	
【발명자】		
【성명의 국문표기】	안병준	
【성명의 영문표기】	AHN, Byeung Joon	
【주민등록번호】	580306-1036815	
【우편번호】	135-090	
【주소】	서울특별시 강남구 삼성동 26-27 유림빌라 101호	
【국적】	KR	
【심사청구】	청구	
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 서장찬 (인) 대리인 박병석 (인)	
【수수료】		
【기본출원료】	20	면 29,000 원
【가산출원료】	3	면 3,000 원

1020010025833

2001/7/1

【우선권주장료】	0 건	0 원
【심사청구료】	14 항	557,000 원
【합계】	589,000 원	
【첨부서류】	1. 요약서·명세서(도면)_1통	

### 【요약서】

#### 【요약】

본 발명은 인덕터 제조 방법에 대한 것으로서, 더욱 상세하게는 전자기기 등에 사용되는 표면 실장형 (surface mounted device) 칩 인덕터 (chip inductor) 제조 방법에 대한 것이다. 본 발명의 표면 실장형 칩 인덕터 제조 방법의 일 실시예는, 페라이트 또는 세라믹 분말에 유기 바인더를 혼합하여 원통형의 압출 성형체를 형성하는 단계; 상기 성형체의 표면에 도전성 페이스트를 포함하는 실 모양의 가요성 재료를 권취하여 코일을 형성하는 단계; 상기 실 모양의 가요성 재료에 포함된 도전성 페이스트를 경화시키는 단계; 및 상기 표면에 코일이 형성된 원통형의 압출 성형체를 압출 성형기에 삽입하고, 상기 성형체 둘레에 혼합물을 가압 공급하여 각형 성형체를 형성하는 단계를 포함하는 것을 특징으로 한다. 또한 본 발명의 또 다른 실시예에서는, 상기 원통형 압출 성형체의 표면에 일정 두께와 일정 폭을 갖는 테이프를 나선형으로 권취하되, 상기 표면에서 테이프간에 일정한 간격이 형성되도록 권취하고 상기 테이프 간격에 도전성 페이스트를 도포하여 코일을 형성하도록 하는 것이 가능하며, 또한, 상기 성형체의 표면에 도전성 페이스트가 스며들지 않는 나일론 등의 재질로 된 실 모양의 가요성 재료를 나선형을 갖도록 일정간격으로 권취하고 이를 도전성 페이스트 용기에 딥핑한 후 상기 실 모양의 가요성 재료를 제거하여 코일을 형성하도록 할 수 있다.

#### 【대표도】

도 7

1020010025833

2001/7/1

【색인어】

인덕터 제조 방법, 표면 실장형, 칩 인덕터, 압출 성형체, 실 모양의 가요성 재료, 테이프  
도전성 페이스트

## 【명세서】

### 【발명의 명칭】

표면 실장형 칩 인덕터 제조 방법{METHOD FOR MANUFACTURING SURFACE MOUNTED CHIP  
INDUCTOR}

### 【도면의 간단한 설명】

도 1은 본 발명의 표면 실장형 칩 인덕터를 제조하는데 사용되는 원통형 페라이트 또는 세라믹 소체(압출 성형체)를 나타내는 도면

도 2는 본 발명의 제 1 실시예에 따라 도 1에 도시된 원통형 압출 성형체의 표면에 도전성 페이스트를 함유하는 실 모양의 가요성 재료로 금속 코일을 형성한 것을 도시한 도면

도 3은 본 발명의 제 1 실시예에 따라서 도전성 페이스트를 실 모양의 가요성 재료에 포함시키는 과정을 도시한 도면

도 4는 본 발명의 제 2 실시예에 따라 도 1에 도시된 원통형 압출 성형체의 표면에 테이프를 나선형으로 권취하고 테이프 사이에 도전성 페이스트를 도포하여 금속 코일을 형성한 것을 도시한 도면

도 5는 본 발명의 제 3 실시예에 따라서 도 1에 도시된 원통형 압출 성형체의 표면에 도전성 페이스트가 스며들지 않는 나일론 등의 재질로 된 실 모양의 가요성 재료를 나선형으로 권취한 형상을 도시한 도면

도 6은 본 발명의 제 3 실시예에 따라서 도전성 페이스트가 스며들지 않는 나일론 등의 재질로 된 실 모양의 가요성 재료가 나선형으로 권취된 원통형 압출 성형체를 도전

성 페이스트조에 딥핑하는 형상을 도시한 도면

도 7은 코일이 형성된 원통형 성형체를 압출 성형기에 삽입하고 상기 원통형 압출 성형체 둘레에 혼합물을 가압 공급하여 형성된 각형 성형체를 도시하는 도면

도 8은 사각형으로 성형된 성형체를 일정 길이로 절단하여 단일 인덕터를 형성하는 것을 도시한 도면

도 9는 절단된 단일 인덕터를 소결하고 그 소결체의 양측부에 형성한 외부 전극을 도시한 도면

\*도면의 주요 부분에 대한 부호의 설명\*

10: 원통형 압출 성형체(소체)

20: 금속 코일

40: 테이프

45: 금속 코일

50: 나일론 등의 재질로 된 실모양의 가요성 재질

70: 각형 인덕터

80: 단일인덕터

90: 전극

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<16> 본 발명은 인덕터 제조 방법에 대한 것으로서, 더욱 상세하게는 전자기기 등에 사용되는 표면 실장형 (surface mounted device) 칩 인덕터 (chip inductor) 제조 방법에 대한 것이다.

<17> 일반적으로 칩 인덕터는 범용 생활 가전 제품은 물론이고 전자 산업기기 등과 같은 각종 전자 기기에 다량 사용되고 있다. 최근에 각종 전자 기기가 소형화되고, 경량화됨에 따라서 이를 구성하는 전자 부품 또한 경박 단소화되는 추세에 있다. 한편, 디지털 통신의 발전으로 인해 사용 주파수가 점차 고주파 영역으로 확대되고 있으며, 이에 상응하여 전가기파 환경의 열화도 더욱 심화되고 있는 실정이다. 또한, 대부분의 전자 부품이 제조 공정의 자동화를 위해서 인쇄 회로 기판상에 표면 실장되고 있으며, 그러한 표면 실장 부품이 각형인 점을 감안할 때 종래의 원통형 인덕터는 표면 실장에 어려움이 있다.

<18> 종래의 인덕터는 권선형과 적층형 두 가지로 분류되며, 각 부품은 적용 범위뿐 아니라 그 제조 방법 또한 상이하다.

<19> 권선형 인덕터는 자성 재료 등의 모재에 코일이 권취되어 있는 형태를 갖는다. 이 경우에, 코일간에 부유 용량(stray capacity : 도선간의 정전 용량)이 발생하므로, 고용량의 인덕턴스를 얻기 위해 권선수를 증가시키면 그에 따라서 고주파 특성이 열화되는 단점이 있다.

<20> 한편, 적층형 인덕터의 경우에, 모재는 권선형과 동일하나 코일 대신에 내부 전극이 나선형으로 인쇄된 그린시트(green sheet)를 적층, 가압, 소결한 후에 상기 모재의 양측부에 외부 전극이 도포되어 인덕터가 형성된다. 적층형 인덕터는 표면 실장되어 회로에서 노이즈 제거 등에 이용되는 칩 부품으로서, 대량 생산에 매우 적합한 동시에, 내부 전극이 은(Ag)으로 구성되기 때문에 고주파 특성이 우수하다는 장점이 있다. 반면에, 전극의 적층수가 제한되므로 인덕턴스에 제한이 있고, 특히 내부 전극의 폭이 제한되어 충분한 허용 전류를 얻을 수 없다는 단점이 있다. 따라서 전원용으로 사용하기 어렵고

주로 저전압, 저전류 회로 부분으로 제한 사용된다. 이 외에도, 제조 공정 자체가 까다롭고 설비비가 많이 소요되는 등의 단점도 있다.

<21> 이러한 문제점을 해결하기 위해서 원통형 압출 성형체 위에 금속막을 형성하고 트리밍하여 상기 금속막에 코일 패턴을 형성한 인덕터가 제안된 바 있으나, 이는 원통형으로 이루어져 표면 실장하는데 어려움이 있다. 한편, 표면 실장에 유리한 각형 인덕터의 경우에는 압출 성형체 표면의 금속막을 레이저로 트리밍할 경우 비용이 증가하고 가공 시간이 과다하게 소요되며, 레이저 수광량의 변동이 커 균일한 흄을 형성할 수 없어 전기적인 특성이 저하되는 등 신뢰성을 기본으로 하는 전자 부품에 치명적인 결과를 초래하는 문제점이 있었다.

<22> 이를 해결하기 위해서 본 출원인은 2000년 11월 8일자로 명칭이 '표면 실장형 칩 인덕터 제조 방법'인 기술을 특허 출원한 바 있다. 본 발명은 상기 출원을 기초로 하여 제안된 것으로서 칩 인덕터 제조 공정에 일부 차이점이 있음을 알 수 있다.

#### 【발명이 이루고자 하는 기술적 과제】

<23> 본 발명은 종래의 인덕터 제조에 있어서 야기되는 문제점을 해결하기 위한 것으로서, 각형으로 형성되어 표면 실장이 용이한 칩 인덕터 제조 방법을 제공하는 것을 그 목적으로 한다.

<24> 본 발명의 또 다른 목적은, 도전성 페이스트를 포함할 수 있는 실 모양의 가요성 재료, 일정 폭과 두께를 갖는 테이프 또는 도전성 페이스트가 물지 않는 실모양의 가요성 재료를 이용하여 편리하게 인덕터 코일을 형성하도록 하는 것이다.

<25> 이와 같은 목적을 달성하기 위해서, 본 발명의 표면 실장형 칩 인덕터 제조

방법은, 페라이트 또는 세라믹 분말에 유기 바인더를 혼합하여 원통형의 압출 성형체를 형성하는 단계; 상기 성형체의 표면에 도전성 페이스트를 포함하는 실 모양의 가요성 재료를 권취하여 코일을 형성하는 단계; 상기 실 모양의 가요성 재료에 포함된 도전성 페이스트를 경화시키는 단계; 및 상기 표면에 코일이 형성된 원통형의 압출 성형체를 압출 성형기에 삽입하고, 상기 성형체 둘레에 혼합물을 가압 공급하여 각형 성형체를 형성하는 단계를 포함하는 것을 특징으로 한다.

<26> 또한, 본 발명의 표면 실장형 칩 인덕터 제조 방법은, 페라이트 또는 세라믹 분말에 유기 바인더를 혼합하여 원통형의 압출 성형체를 형성하는 단계; 상기 성형체의 표면에 일정 두께와 일정 폭을 갖는 테이프를 나선형으로 권취하되, 상기 표면에서 테이프간에 일정한 간격이 형성되도록 권취하는 단계; 상기 표면상에서 테이프간에 형성된 간격에 도전성 페이스트를 도포하여 코일을 형성하는 단계; 상기 테이프간에 형성된 도전성 페이스트를 경화시키는 단계; 및 상기 표면에 코일이 형성된 원통형의 압출 성형체를 압출 성형기에 삽입하고, 상기 성형체 둘레에 혼합물을 가압 공급하여 각형 성형체를 형성하는 단계를 포함하는 것을 특징으로 한다.

<27> 또한, 본 발명의 표면 실장형 칩 인덕터 제조 방법은, 페라이트 또는 세라믹 분말에 유기 바인더를 혼합하여 원통형의 압출 성형체를 형성하는 단계; 상기 성형체의 표면에 도전성 페이스트가 스며들지 않는 가늘고 긴 실 모양의 가요성 재료를 일정 간격으로 권취하는 단계; 상기 실 모양의 가요성 재료가 권취된 원통형 압출 성형체를 도전성 페이스트 용기에 딥핑시켜서 상기 성형체 표면에 도전성 페이스트를 도포시키는 단계, 상기 원통형의 압출 성형체의 표면에서 실 모양의 가요성 재료를 제거하여 금속 코일을 형성하는

단계; 및 상기 코일이 형성된 원통형 압출 성형체를 압출 성형기에 삽입하고, 상기 성형체 둘레에 혼합물을 가압 공급하여 각형 성형체를 형성하는 단계를 포함하는 것을 특징으로 한다.

<28> 또한, 본 발명에 따른 상기 원통형 압출 성형체를 형성하는데 사용된 페라이트는, 고주파용으로 이용하기에 적합한 Ni-Zn 계, 또는 Ni-Cu-Zn 계 등의 페라이트인 것을 특징으로 한다.

<29> 또한, 본 발명에 따른 상기 유기 바인더는 성형체가 소결될 때 소결 과정에서 소실되는 것을 특징으로 한다.

<30> 또한, 본 발명에 따른 상기 유기 바인더는 PVA, PVB, 폴리스티렌, 폴리에틸렌, 폴리아미드, 폴리염화비닐 등인 것을 특징으로 한다.

<31> 또한, 본 발명에 따라 상기 원통형 압출 성형체의 표면에 형성되는 코일에 사용되는 금속은 Ag, Al, Au, Pt, Ni, Cu, Pd, Sn 또는 이들 원소중 1종의 원소가 함유된 합금인 것을 특징으로 한다.

<32> 또한, 본 발명에 따른 상기 실 모양의 가요성 재료는 도전성 페이스트가 담긴 용기내를 통하여 금속 성분이 포함되는 것을 특징으로 한다.

<33> 또한, 본 발명에 따른 상기 표면 실장에 유리한 각형 성형체는 사각형인 것을 특징으로 한다.

<34> 또한, 본 발명에 따라 상기 원통형 압출 성형체 둘레에 공급되어 각형 성형체를 형성하는데 사용되는 혼합물은, 상기 원통형 압출 성형체를 형성하는데 사용된 것과 동일한 재료인 것을 특징으로 한다.

- <35> 또한, 본 발명에 따른 방법은, 상기 각형으로 변형된 압출 성형체를 일정 길이로 절단하는 단계를 더 포함하는 것을 특징으로 한다.
- <36> 또한, 본 발명에 따른 방법에서, 상기 실 모양의 가요성 재료는 후속되는 소결 과정에서 소실되는 가연성 재료인 것을 특징으로 한다.
- <37> 또한, 본 발명에 따른 방법에서, 상기 테이프의 소재는 후속되는 소결 과정에서 소실되는 가연성 소재인 것을 특징으로 한다.
- <38> 또한, 본 발명에 따른 방법에서, 상기 테이프간에 도포된 도전성 페이스트를 경화시킨 후, 상기 테이프를 제거하고 각형 성형체를 형성하는 것을 특징으로 한다.

#### 【발명의 구성 및 작용】

- <39> 이하, 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세히 설명한다.
- <40> 도 1은 본 발명의 표면 실장형 칩 인더터를 제조하는데 사용되는 원통형 세라믹 소체 (압출 성형체)(10)를 도시한 것이다. 상기 세라믹 소체(10)는 페라이트 또는 세라믹 분말에 유기 바인더를 혼합하여 원통형으로 성형된 것이다.
- <41> 또한, 상기 첨가된 유기 바인더는 성형이 완료된 성형체가 소결될 때 소결 과정에서 소실되므로, 소결체는 세라믹 또는 페라이트 및 이에 첨가된 각종 첨가물로만 이루어진 고용체(固溶體)를 형성한다. 본 발명에 쓰이는 바인더로는 PVA, PVB 폴리스티렌, 폴리에틸렌, 폴리아미드, 폴리염화비닐 등이 있다. 물론, 본 발명에 사용될 수 있는 바인더는 상기 기재된 것으로 한정되지 않고, 상기 이외의 것이 이용될 수도 있다.
- <42> 도 2는 본 발명의 제 1 실시예에 따라 도 1에 도시된 원통형 압출 성형체의 표면에 도전성 페이스트를 함유하는 실 모양의 가요성 재료로 금속 코일을 도포한 형상을 도시

한 도면을 나타낸다. 상기 코일은 금속으로 형성되어 인덕터의 금속 코일을 이루게 되는 것으로서, 그 성분은 Ag, Al, Au, Pt, Ni, Cu, Pd, Sn 또는 이를 원소중 1종의 원소가 함유된 합금으로 이루어지는 것이 바람직하다.

<43> 이처럼 코일을 형성하는데 있어서 기존의 방법에서는, 도 1의 원통형 압출 성형체 상에 상기 금속중 하나를 적당한 두께로 전체적으로 도포한 후, 레이저 등을 이용하여 상기 금속층을 나선형으로 흄을 형성하는 방법으로 이루어졌다. 이 때 흄을 형성하는데 있어서 그 깊이는 금속층의 하부까지 내려감으로서 각 흄 사이의 금속은 이웃하는 금속과 절연된 채로 일렬로 연결된 코일을 형성하게 된다. 이러한 종래의 기술에서 코일의 두께나 폭은 원통형 압출 성형체에 도포하는 금속층의 두께와 나선형으로 형성되는 흄 간의 간격에 의해서 결정된다.

<44> 이러한 방법으로 코일을 형성하기 위해서는 도1의 원통형 압출 성형체상에 금속층을 도포하는 공정과, 이처럼 도포된 금속층을 레이저 등의 도구를 사용하여 흄을 형성하는 패턴 형성 공정이 필요하게 된다.

<45> 그러나 본 발명의 코일 형성 방법에서는 더욱 간단한 공정을 사용하게 된다. 즉, 도 3에 도시된 바와 같이 도전성 페이스트(30)가 담긴 용기(35)에 실과 같은 가요성 재료(20)를 통과시켜서 그 재료의 내부 및 외부에 금속이 포함되게 한다. 상기 가요성 재료는 후에 소결 과정에서 소실될 수 있는 가연성 재료를 사용할 수 있다. 이처럼 용기를 통하여 금속을 포함하고 있는 가요성 재료를 도 2에 도시된 바와 같이 원통형 압출 성형체의 표면에 나선형으로 권취한다. 이 과정은 흔히 예상할 수 있듯이, 원통형 압출 성형체를 그 축을 중심으로 회전시키되 축 방향으로 일정한 속도로 이동시켜서 상기 압출 성형체 외부에 금속을 포함하는 가요성 재료가 일정 간격으로 권취되게 할 수 있다.

또는 반대로 원통형 압출 성형체는 일정 위치에 고정된 채로 축을 중심으로 회전시키고, 금속을 포함하고 있는 가요성 재료를 성형체의 축방향으로 이동시켜서 코일을 형성할 수 있다. 이처럼 원통형 압출 성형체상에 코일이 형성되면 어느 정도의 시간을 두고 이를 경화시킨 후 다음 공정으로 넘어간다.

<46> 원통형 압출 성형체의 외측에 금속 코일을 형성하는 본 발명에 따른 또 다른 실시 예로서, 도 4에 도시된 바와 같이, 원통형 압출 성형체(도 1)의 외측에 일정 두께와 일정 폭을 갖는 테이프를 나선형으로 감고 그 테이프가 감기지 않고 노출된 부분에 도전성 페이스트를 도포하는 방법이 있다. 도 4에서 부호 40으로 표시된 부분은 테이프에 해당 하는 부분이며 부호 45로 표시된 부분이 금속이 도포되는 부분이다.

<47> 본 발명의 상기 또 다른 실시예에 따른 금속 코일 형성 방법을 설명하면 다음과 같다. 원통형 압출 성형체의 외측에 일정한 폭을 갖는 테이프를 권취시키는데, 이 테이프의 폭(40)에 따라서 금속 코일간의 간격이 결정된다. 또한 원통형 압출 성형체의 외측에 형성되는 금속 코일의 폭은 상기 테이프를 권취하는 과정에서 테이프와 테이프 사이의 간격(45)에 따라서 결정된다. 또한 금속 코일의 두께는 개략적으로 테이프 자체의 두께에 따라서 결정될 수 있다.

<48> 이처럼 본 발명의 일 실시예에 따라서 코일이 형성되면 어느 정도의 시간을 두고 이를 경화시킨 후 다음 공정으로 넘어간다.

<49> 한편, 상기 코일이 경화된 후에, 원통형 압출 성형체의 외측에 권취된 테이프를 제거하고 다음 공정으로 넘어가도 무방하다.

<50> 원통형 압출 성형체의 외측에 금속 코일을 형성하는 본 발명에 따른 또 다른 실시

예(제 3 실시예)로서, 원통형 압출 성형체의 외측에 도전성 페이스트가 스며들지 않는 실 모양의 가요성 재료를 일정 간격으로 권취시킨 후, 이를 도전성 페이스트 용기에 딥핑(dipping)시켜서 코일을 형성하게 된다.

<51> 이를 더 상세히 설명하면 다음과 같다. 도 5에 도시된 바와 같이, 원통형 압출 성형체(10)의 외측에 나일론 등의 재질로 된 실 모양의 가요성 재료(50)를 일정한 간격을 갖도록 나선형으로 권취한다. 이 과정은 실의 재질만 다를 뿐 제 1 및 제 2 실시예의 경우와 유사하다. 상기 가요성 재료(50)를 나일론과 같은 재질의 실로 선택한 이유는 후술 되듯이 다음 공정에서 도전성 페이스트 용기(35)에 상기 가요성 재료가 권취된 원통형 압출 성형체가 담기게(dipping)되는데, 이때 가요성 재료(50)에 도전성 페이스트(30)가 스며들지 않도록 하기 위한 것이다. 따라서 나일론 재질 뿐 아니라 딥핑시에 도전성 페이스트가 스며들지 않으면 어떤 재질도 가능함을 알 수 있다. 이를 위해서 일반적인 실에 코팅 처리를 하여 딥핑시에 도전성 페이스트가 스며들지 않도록 하는 방법도 가능하다.

<52> 이처럼 외측에 나일론 등의 가요성 재료가 권취된 원통형 압출 성형체를 도 6에 도시된 바와 같이 도전성 페이스트 용기(35)에 일정 시간 동안 담근 후 꺼낸다. 이때 도전성 페이스트(30)는 나일론 등의 가요성 재료(50)이 감긴 부분에는 스며들지 않고, 그 이외의 원통형 압출 성형체의 표면에 도포된다. 이처럼 도전성 페이스트가 도포된 원통형 압출 성형체(10)로 부터 일정 시간이 경과한 후 나일론 등의 가요성 재료(50)를 제거하면 상기 성형체 외부에는 나선형의 금속 코일이 형성된다. 이 때 상기 나일론 등의 가요성 재료(50)를 원통형 압출 성형체(10)로부터 손쉽게 제거하기 위해서는 상기 가요성 재료(50)의 직경의 반 이하의 두께로 상기 도전성 페이스트가 도포되는 것이 바람직하다.

- <53> 도 7은 본 발명에 따른 각형 성형체(70)로 형성된 표면 실장형 칩 인덕터를 도시한 것이다. 상기 각형 성형체(70)는, 코일이 형성된 압출 성형체를 압출 성형기에 삽입하고 상기 원통형 압출 성형체의 둘레에 소정의 혼합물을 가압 공급함으로써 형성된 것이다.
- <54> 본 실시예에서, 코일이 형성된 원통형 압출 성형체의 둘레에 공급되어 각형 성형체(70)를 형성하는데 사용되는 혼합물은 도 1에 도시된 원통형 압출 성형체(10)를 형성하는데 사용된 것과 동일하다. 즉, 폐라이트 또는 세라믹 분말에 유기 바인더가 혼합된 혼합물이 사용된다.
- <55> 또한, 상기 각형 성형체(70)가 본 실시예에서는 사각형으로 이루어져 있지만, 이는 표면 실장이 용이한 인덕터를 제공하고자 하는 본 발명의 의도에 부합하기만 한다면 사각형 이외의 다른 형태로 이루어질 수 도 있다.
- <56> 상기 기술된 바와 마찬가지로, 유기 바인더는 성형이 완료된 성형체가 소결될 때 소결과정에서 소실되어, 결과적으로 소결체는 세라믹 또는 폐라이트 및 이에 첨가된 각종 첨가물로만 이루어진다.
- <57> 도 8은 사각형으로 형성된 세라믹 압출 성형체를 일정한 길이로 절단하여 단일 인덕터(80)를 형성한 것을 도시한다. 상기 절단된 단일 인덕터(80)의 크기는 통상적인 표면 실장형 크기, 예컨대 1608, 2012 등으로 될 수 있다. 이 결과, 상기 단일 인덕터(80)는 기존에 사용해 왔던 장착기를 이용하여 적층형 부품에 동일하게 실장될 수 있다.
- <58> 도 9는 상기 절단된 단일 세라믹 압출 성형체(80)를 소결하고, 그 소결체의 양측부

에 외부 전극(90)을 형성하는 것을 도시한다. 이와 같이 함으로서, 본 발명에 따른 표면 실장형 칩 인덕터가 얻어질 수 있다.

### 【발명의 효과】

<59> 이와 같이 본 발명에 따른 방법을 실시함으로서, 코일이 형성된 원통형 압출 성형 체가 각형 성형체로 변형되어 표면 실장이 용이한 칩 인덕터를 제공할 수 있으므로, 상기 기술된 종래의 권선형 및 적층형 인덕터 제조 공정에서 발생되는 문제점을 해결할 수 있다. 즉, 원통형 압출 성형체에 도전성 페이스트를 포함하는 가연성 실 등을 나선형으로 권취하여 코일을 형성하거나, 또는 상기 원통형 압출 성형체의 외측에 일정 두께와 일정 폭을 갖는 가연성 테이프를 나선형으로 권취하되, 테이프를 일정 간격을 두고 나선형으로 권취하고 테이프 사이의 노출된 부분에 도전성 페이스트를 도포하여 코일을 형성하거나, 또는 원통형 압출 성형체의 외측에 도전성 페이스트가 묻지 않는 나일론 등의 재질로 된 가요성 재료를 나선형으로 권취하고, 이를 도전성 페이스트 용기에 덥평한 후 상기 가요성 재료를 제거하여 코일을 형성하게 된다. 이어서 코일이 형성된 원통형 압출 성형체를 압출 성형기에 삽입하여 각형으로 제조하게 된다. 따라서 종래의 방법에 따른 각형 인덕터 제조 과정에서 야기되는 전기적인 특성 저하 등을 방지할 수 있으며, 또한 제조 과정이 단순하고 대량 생산이 유리하며 비용을 낮출수 있고, 기존에 사용해 오던 표면 실장형 장착기를 이용하여 실장하는 것이 가능하게 된다.

**【특허청구범위】****【청구항 1】**

표면 실장형 칩 인덕터 제조 방법에 있어서,

페라이트 또는 세라믹 분말에 유기 바인더를 혼합하여 원통형의 압출 성형체를 형성하는 단계;

상기 성형체의 표면에 도전성 페이스트를 포함하는 실 모양의 가요성 재료를 권취하여 코일을 형성하는 단계;

상기 실 모양의 가요성 재료에 포함된 도전성 페이스트를 경화시키는 단계;

상기 표면에 코일이 형성된 원통형의 압출 성형체를 압출 성형기에 삽입하고, 상기 성형체 둘레에 혼합물을 가압 공급하여 각형 성형체를 형성하는 단계를 포함하는 것을 특징으로 하는 표면 실장형 칩 인덕터 제조 방법.

**【청구항 2】**

표면 실장형 칩 인덕터 제조 방법에 있어서,

페라이트 또는 세라믹 분말에 유기 바인더를 혼합하여 원통형의 압출 성형체를 형성하는 단계;

상기 성형체의 표면에 일정 두께와 일정 폭을 갖는 테이프를 나선형으로 권취하되, 상기 표면에서 테이프간에 일정한 간격이 형성되도록 권취하는 단계;

상기 표면상에서 테이프간에 형성된 간격에 도전성 페이스트를 도포하여 코일을 형성하는 단계;

상기 테이프간에 형성된 도전성 페이스트를 경화시키는 단계;

상기 표면에 코일이 형성된 원통형의 압출 성형체를 압출 성형기에 삽입하고, 상기 성형체 둘레에 혼합물을 가압 공급하여 각형 성형체를 형성하는 단계를 포함하는 것을 특징으로 하는 표면 실장형 칩 인덕터 제조 방법.

#### 【청구항 3】

표면 실장형 칩 인덕터 제조 방법에 있어서,  
페라이트 또는 세라믹 분말에 유기 바인더를 혼합하여 원통형의 압출 성형체를 형성하는 단계;  
상기 성형체의 표면에 도전성 페이스트가 스며들지 않는 가늘고 긴 실 형상의 가요성 재료를 일정 간격으로 권취하는 단계;  
상기 실 형상의 가요성 재료가 권취된 원통형 압출 성형체를 도전성 페이스트 용기에 덥평시켜서 상기 성형체 표면에 도전성 페이스트를 도포시키는 단계;  
상기 원통형의 압출 성형체의 표면에서 실 형상의 가요성 재료를 제거하여 금속 코일을 형성하는 단계;  
상기 코일이 형성된 원통형 압출 성형체를 압출 성형기에 삽입하고, 상기 성형체 둘레에 혼합물을 가압 공급하여 각형 성형체를 형성하는 단계를 포함하는 것을 특징으로 하는 표면 실장형 칩 인덕터 제조 방법

#### 【청구항 4】

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 원통형 압출 성형체를 형성하는데 사용된 페라이트는, 고주파용으로 이용하기

에 적합한 Ni-Zn 계, 또는 Ni-Cu-Zn 계 등의 페라이트인 것을 특징으로 하는 표면 실장형 칩 인덕터 제조 방법.

#### 【청구항 5】

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,  
상기 유기 바인더는 성형체가 소결될 때 소결 과정에서 소실되는 것을 특징으로 하는 특징으로 하는 표면 실장형 칩 인덕터 제조 방법.

#### 【청구항 6】

제 5 항에 있어서,  
상기 유기 바인더는 PVA, PVB, 폴리스티렌, 폴리에틸렌, 폴리아미드, 폴리염화비닐 등인 것을 특징으로 하는 특징으로 하는 표면 실장형 칩 인덕터 제조 방법.

#### 【청구항 7】

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,  
상기 원통형 압출 성형체의 표면에 형성되는 코일에 사용되는 금속은 Ag, Al, Au, Pt, Ni, Cu, Pd, Sn 또는 이들 원소중 1종의 원소가 함유된 합금인 것을 특징으로 하는 특징으로 하는 표면 실장형 칩 인덕터 제조 방법.

#### 【청구항 8】

제 1 항에 있어서,  
상기 실 모양의 가요성 재료는 도전성 페이스트가 담긴 용기내를 통하여 금속 성분이 포함되는 것을 특징으로 하는 표면 실장형 칩 인덕터 제조 방법.

**【청구항 9】**

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,  
상기 표면 실장에 유리한 각형 성형체는 사각형인 것을 특징으로 하는 표면 실장형  
칩 인더터 제조 방법.

**【청구항 10】**

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,  
상기 원통형 압출 성형체 둘레에 공급되어 각형 성형체를 형성하는데 사용되는 혼  
합물은, 상기 원통형 압출 성형체를 형성하는데 사용된 것과 동일한 재료인 것을 특징으  
로 하는 표면 실장형 칩 인더터 제조 방법.

**【청구항 11】**

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,  
상기 각형으로 변형된 압출 성형체를 일정 길이로 절단하는 단계를 더 포함하는 것  
을 특징으로 하는 표면 실장형 칩 인더터 제조 방법.

**【청구항 12】**

제 1 항에 있어서,  
상기 실 모양의 가요성 재료는 후속되는 소결과정에서 소실되는 가연성 재료인 것  
을 특징으로 하는 표면 실장형 칩 인더터 제조 방법.

**【청구항 13】**

제 2 항에 있어서,

상기 테이프의 소재는 후속되는 소결과정에서 소실되는 가연성 소재인 것을 특징으로 하는 표면 실장형 칩 인덕터 제조 방법.

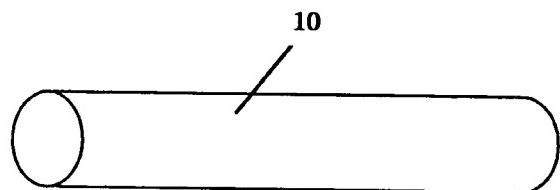
【청구항 14】

제 2 항에 있어서,

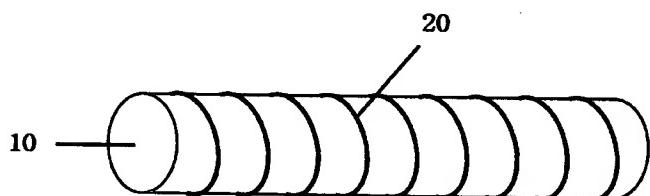
상기 테이프간에 도포된 도전성 페이스트를 경화시킨 후, 상기 테이프를 제거하고 각형 성형체를 형성하는 것을 특징으로 하는 표면 실장형 칩 인덕터 제조 방법.

## 【도면】

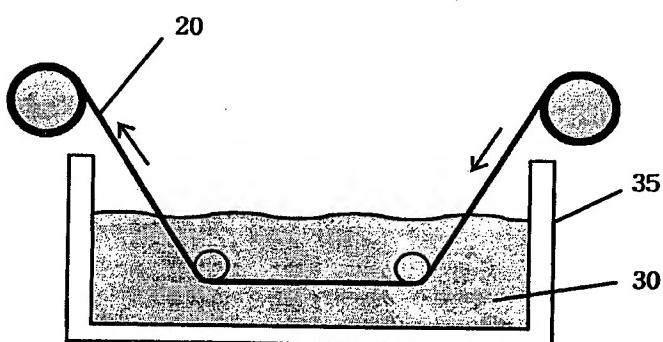
【도 1】



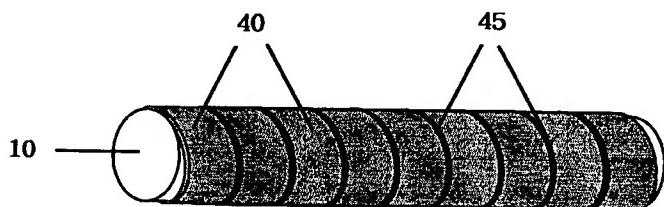
【도 2】



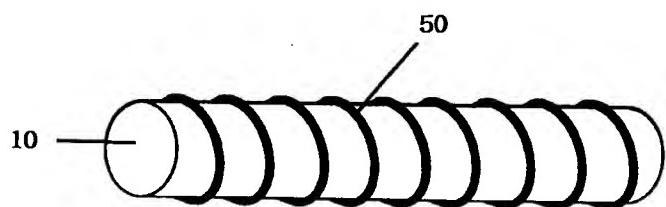
【도 3】



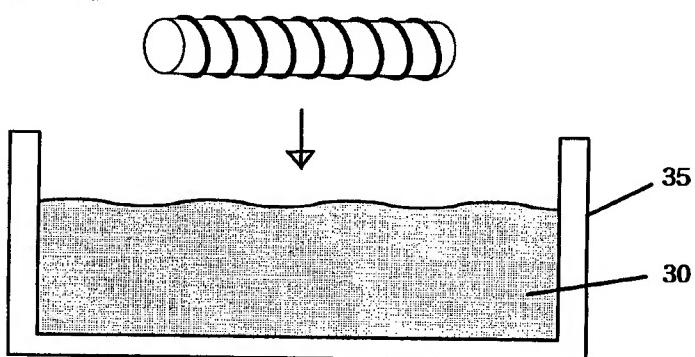
【도 4】



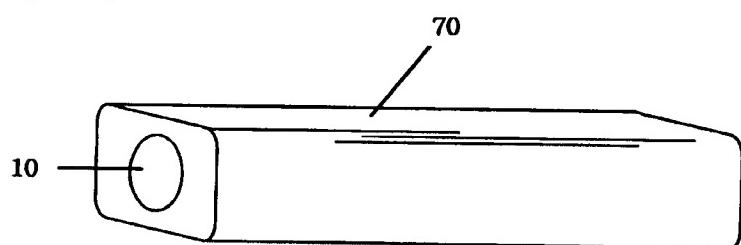
【도 5】



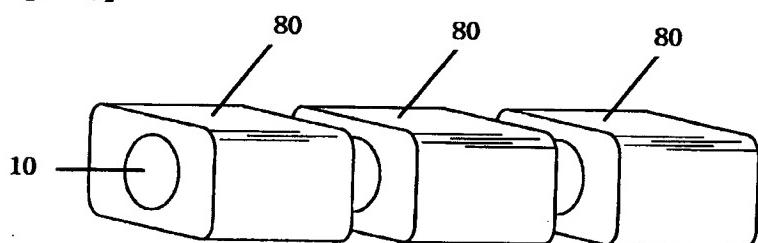
【도 6】



【도 7】



【도 8】



【도 9】

